

38. AT91SAM9261 电气特性

38.1 绝对最大值

表 38-1 绝对最大值

工作温度 (工业级)	-40° C 到 +125° C
仓储温度	-60° C 到 +150° C
输入引脚到地电压	-0.3V 到 +4.0V
最大工作电压(VDDCORE 和 VDDDBU).	1.5V
最大工作电压(VDDOSC, VDDPLL, VDDIOM 和 VDDIOP)	4V
所有 IO 口总直流输出电流	350mA

38.2 DC 特性

以下特性的工作温度范围: Ta=-40° C 到 85° C, 除非另外规范并被证明节点温度达到 Tj=100° C

表 38-2 DC 特性

符号	参数	条件	最小值	典型值	最大值	单位
Vvddcore	内核直流电压		1.08		1.32	V
Vvddbu	备用直流电压		1.08		1.32	
Vvddosc	振荡器直流电压		3.0		3.6	V
Vvddpll	PLL 直流电压		3.0		3.6	V
Vvddiom	存储器 I/ODC 电压		1.65		1.95	V
			3.0		3.6	
Vvddiop	并口 I/ODC 电压		2.7		3.6	V
Vil	输入低电平电压		-0.3		0.8	V
Vih	输入高电平电压	Vvddio=Vvddiom 或 Vvddiop	2		Vvddio +0.3	V
Vol	输出低电平电压				0.4	V
Voh	输出高电平电压	Vvddio=Vvddiom 或 Vvddiop	Vvddio -0.4			V
Ileak	输入漏电流	上拉电阻禁用			+1	uA
Cin	输入电容	217 球形 LFBGA 封装			5.0	pF
Rpullup	上拉电阻	PA0-PA31, PB0-PB31, PC0-PC31	70	100	175	kOhm
Io	输出电流	PA0-PA31, PB0-PB31, PC0-PC31			8	mA

Bc38-2 DC 特性 (续)

Isc	静态电流	Vvddcore=1.2V, MCK=0MHz,除了 POR 所有 输入引脚驱动 TMS, TDI,TCK, NRST = 1	Ta=25° C	245	uA
			Ta=85° C	3000	
		Vvddbu=1.2V 逻辑电源功耗, 除了 POR 所有输入驱动 WKUP = 0	Ta=25° C	1.13	uA
			Ta=85° C	9.8	

38.3 功耗

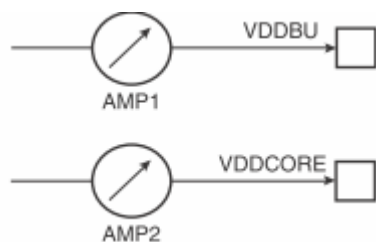
- 四种不同模式下的电源功耗：全速，空闲，静态和备份
- 外围功耗：使能然后禁用对应时钟后，测量出来的电流差。

38.3.1 功耗 VS 模式

表 38-3 和表 38-4 中的值是以下工作条件下测量的功耗值。

- Vddiom=Vddiop=3.3V
- Vddpll=Vddosc=3.3V
- I/O 口上无功耗

图 38-1 测量图



这些数字表示电源上测量的功耗。

表 38-3 不同模式的功耗

模式	条件	功耗	单位
全速	ARM 内核时钟 188MHz MCK94MHz Dhrystone 运行在 Icache。 Vddcore= 1.08V,Ta = 85° C,onto AMP2	52.7	mA
	ARM 内核时钟 240MHz MCK120MHz Dhrystone 运行在 Icache。 Vddcore= 1.2V,Ta = 85° C,onto AMP2	78.3	
	ARM 内核时钟 240MHz MCK120MHz Dhrystone 运行在 Icache。 Vddcore= 1.2V,Ta = 25° C,onto AMP2	75.3	
闲置	ARM 内核空闲状态, 等待中断处理器时钟禁用 MCK96MHz Vddcore= 1.08V,Ta = 85° C,onto AMP2	12	mA
	ARM 内核空闲状态, 等待中断处理器时钟禁用 MCK96MHz	14.6	

	Vddcore= 1.2V,Ta = 85° C,onto AMP2		
	ARM 内核空闲状态，等待中断处理器时钟禁用 MCK96MHz Vddcore= 1.2V,Ta = 25° C,onto AMP2	1.9	
准静态	ARM 内核时钟 500Hz MCK500Hz Vddcore= 1.08V,Ta = 85° C,onto AMP2	2300	uA
	ARM 内核时钟 500Hz MCK500Hz Vddcore= 1.2V,Ta = 85° C,onto AMP2	2450	
	ARM 内核时钟 500Hz MCK500Hz Vddcore= 1.2V,Ta = 25° C,onto AMP2	260	
备份	关断状态 Vddcore= 1.08V,Ta = 85° C,onto AMP1	6	uA
	关断状态 Vddcore= 1.2V,Ta = 85° C,onto AMP1	6.7	
	关断状态 Vddcore= 1.2V,Ta = 25° C,onto AMP1	2.5	

注意：在空闲模式无 SRAM 访问

表 38-4 外设功耗 ((Ta= 25° C, VDDCORE = 1.2V)

外设	功耗	单位
PIO 控制器	4.5	μA/MHz
USART	1.7	
UHP	12.1	
UDP	8.9	
LCDC	40.2	
TWI	2.1	
SPI	9.5	
MCI	12.9	
SSC	15.3	
定时器计数器通道	3.0	

38.4 时钟特性

38.4.1 处理器时钟特性

表 38.5 处理器时钟波形参数

符号	参数	条件	MIN	MAX	单位
1/(tCPPCK)	处理器时钟频率	VDDCORE = 1.08V T = 85° C		188	MHz
1/(tCPPCK)	处理器时钟频率	VDDCORE = 1.2V T = 85° C		240	MHz

38.4.2 XIN 时钟特性

表 38-6 XIN 时钟电气特性

符号	参数	条件	Min	Max	单位
1/(tCPXIN)	XIN 时钟频率			50.0	MHz
tCPXIN	XIN 时钟周期		20.0		ns
tCHXIN	XIN 时钟高半周期		0.4 x tCPXIN	0.6 x tCPXIN	
tCLXIN	XIN 时钟低半周期		0.4 x tCPXIN	0.6 x tCPXIN	
CIN	XIN 输入电容	(1)		25	pF
RIN	XIN 下拉电阻	(1)		500	kOhm

注意: 1.这些特性仅当在主振荡器旁路模式时适用(如,当 CKGR_MOR 寄存器中的 MOSCEN = 0, OSCBYPASS = 1)

38.5 晶体振荡器特性

以下特性工作电压范围: Ta= -40° C 到 85° C 并且是电源最坏的情况, 除非另外规范。

38.5.1 32KHz 振荡器特性

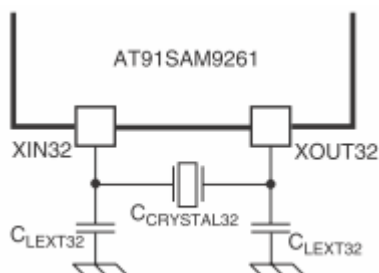
表 38-7 32KHz 振荡器特性

符号	参数	条件	Min	Typ	Max	单位
1/(tCP32KHz)	晶体振荡器频率			32.768		kHz
CCRYSTAL32	晶体负载电容	晶振为 32.768 kHz	6		12.5	pF
CLEXT32 (2)	外部负载电容	Ccrystal32 = 6pF(3)		4		pF
		Ccrystal32 = 12.5pF(3)		17		pF
	占空比		40		60	%
tST	启动时间	Vddosc = 3.3V Rs= 50 kΩ, Cl = 6pF(1)			400	ms
		Vddosc = 3.3V Rs= 50 kΩ, Cl = 12.5pF(1)			900	ms
		Vddosc = 3.3V Rs= 100 kΩ, Cl = 6pF(1)			600	ms
		Vddosc = 3.3V Rs= 100 kΩ, Cl = 12.5pF(1)			1200	ms

注意: 1.Rs 等效串电阻, Cl 等效负载电容

2.Clext32 通过计算内部寄生和封装负载电容确定

3.另外用户负载电容应该从 Clext32 中减去。



38.5.2 主振荡器特性

表 38-8 主振荡器特性

符号	参数	条件	Min	Typ	Max	单位
1/(tCPMAIN)	晶体振荡器频率		3	16	20	MHz
CCRYSTAL	晶体负载电容		12.5	15	17.5	pF
CLEXT(7)	外部负载电容	Ccrystal = 12.5 pF(6)		15		pF
		Ccrystal = 15 pF(6)		18		
		Ccrystal = 17.5 pF(6)		22		
	占空比		40	50	60	%
tST	启动时间	VDDPLL = 3 to 3.6V Cs=3pF(1) 1/(tCPMAIN)=3MHz Cs=7pF(1) 1/(tCPMAIN)=8MHz Cs=7pF(1) 1/(tCPMAIN)=16MHz Cs=7pF(1) 1/(tCPMAIN)=20MHz			20 4 2 2	ms
IDDST	待机电流功耗	待机模式			1	uA
PON	驱动电平	@ 3 MHz @ 8 MHz @ 16MHz @ 20 MHz			15 30 50 50	uW
IDD ON	电流消耗	@ 3 MHz(2) @ 8 MHz(3) @ 16 MHz(4) @ 20 MHz (5)		150 300 300 450	250 530 530 650	uA

注意：1.Cs 是旁路电容

2.Rs=100 到 200 欧；Cs=2.0 到 2.5pF；XOUT 上接 1 千欧串联电阻时 Cm=2 到 1.5fF（典型值，最坏情况）

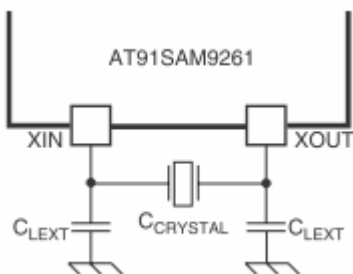
3.Rs=50 到 100 欧；Cs=2.0 到 2.5pF；Cm=4 到 3fF（典型值，最坏情况）

4.Rs=25 到 50 欧；Cs=2.5 到 3.0pF；Cm=7 到 5fF（典型值，最坏情况）

5.Rs=20 到 50 欧；Cs=3.2 到 4.0pF；Cm=10 到 8fF（典型值，最坏情况）

6.用户外加的负载电容应该从 Clext 中减去

7.Clext 通过计算内部寄生和封装负载电容确定



38.5.3 晶体特性

表 38-9 晶体特性

符号	参数	条件	Min	Typ	Max	单位
ESR	等效串联电阻 Rs	Fundamental @ 3 MHz			200	欧
		Fundamental @ 8 MHz			100	
		Fundamental @ 16 MHz			80	
		Fundamental @ 20 MHz			50	
Cm	Motional 电容				8	fF
Cs	旁路电容				7	pF

38.5.4 PLL 特性

表 38-10 锁相环特性

符号	参数	条件	Min	Typ	Max	单位
Fout	输出频率	CKGR_PLL 的 OUT 域为 00	80		200	MHz
		CKGR_PLL 的 OUT 域为 10	190		240	MHz
Fin	输入频率		1		32	MHz
Ipll	电流消耗	激活模式			3	mA
		待机模式			1	uA

注意：1.启动时间取决于 PLL RC 滤波。Atmel 提供计算工具。

38.6 USB 收发器特性

38.6.1 电气特性

表 38-11 USB 收发器电气参数

符号	参数	条件	Min	Typ	Max	单位
输入电平						
Vil	低电平				0.8	V
Vih	高电平		2.0			V
Vdi	差分输入灵敏度	(D+) - (D-)	0.2			V
Vcm	差分输出共模范围		0.8		2.5	V
Cin	收发器电容	每个接口到地的电容			9.18	pF
I	Hi-Z 状态数据接口漏电流	0V < VIN < 3.3V	-10		+10	uA
Rext	推荐外部 USB 串联电阻	和每个 USB 引脚串接误差 5%		27		欧
输出电平						
Vol	输出低电平	通过 1.425k 欧接到 3.6V 测量	0.0		0.3	V
Voh	输出高电平	通过 14.25k 欧电阻接地测量	2.8		3.6	V
Vcrs	输出信号 crossover	测量条件见图 38-2	1.3		2.0	V
上拉电阻						
Rpui	上游端口（空闲总线）总线上拉电阻		0.900		1.575	kOhm
Rpua	上游端口（上游端口接收）总线上拉电阻		1.425		3.090	kOhm

38.6.2 开关特性

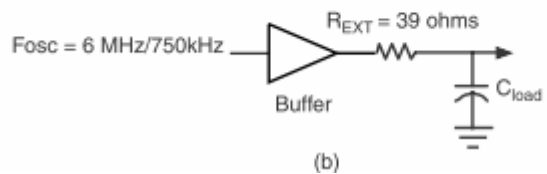
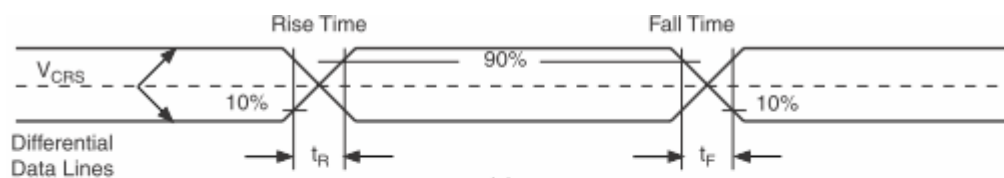
表 38-12 全速模式

符号	参数	条件	Min	Typ	Max	单位
tFR	转换上升时间	CLOAD = 400 pF	75		300	ns
tFE	转换下降时间		75		300	ns
tFRFM	上升下降时间匹配		80		125	%

表 38-13 全速模式

符号	参数	条件	Min	Typ	Max	单位
tFR	转换上升时间	CLOAD = 50 pF	4		20	ns
tFE	转换下降时间	CLOAD = 50 pF	4		20	ns
tFRFM	上升下降时间匹配		90		111.11	%

图 38-2 USB 数据信号上升和下降时间



38.7 EBI 时序

这些时序是在最坏的情况下给出的， $T = 85^{\circ}C$ ， $VDDCORE=1.65V$ 。
 第一栏中 $VDDIOM$ 在 1.8V 电压范围(1.65V 到 1.95V)和 30pF 负载电容
 第二栏中 $VDDIOM$ 在 3.3V 电压范围(3.0V 到 3.6V)和 50pF 负载电容

表 38-14 SMC 读信号（保持设置）

符号	参数	Min		单位
		1.8V 电源	3.3V 电源	
NRD 控制(READ_MODE = 1)				
SMC1	NRD 变高前数据设定	-0.1	-2.7	ns
SMC2	NRD 变高后数据保持	-2.6	-2.1	ns
SMC3	NRD 高到 NBS0/A0 变化	nrd hold length * tCPMCK - 0.7	nrd hold length * tCPMCK - 0.8	ns
SMC4	NRD High to NBS1 Change (1)	nrd hold length * tCPMCK - 0.7	nrd hold length * tCPMCK - 0.8	ns
SMC5	NRD High to NBS2/A1 Change (1)	nrd hold length * tCPMCK - 0.7	nrd hold length * tCPMCK - 0.8	ns
SMC6	NRD High to NBS3 Change (1)	nrd hold length * tCPMCK - 0.7	nrd hold length * tCPMCK - 0.8	ns
SMC7	NRD High to A2 - A25 Change (1)	nrd hold length * tCPMCK - 0.9	nrd hold length * tCPMCK - 1.0	ns
SMC8	NRD High to NCS Inactive (1)	(nrd hold length - ncs rd hold length) * tCPMCK - 0.4	(nrd hold length - ncs rd hold length) * tCPMCK - 0.7	ns
SMC9	NRD 脉冲宽度	nrd pulse length * tCPMCK - 0.2	nrd pulse length * tCPMCK + 0.1	ns
NCS 控制(READ_MODE = 0)				
SMC10	Data Setup before NCS High	2.3	-0.3	ns
SMC11	Data Hold after NCS High	-2.5	-1.9	ns
SMC12	NCS High to NBS0/A0 Change (1)	ncs rd hold length * tCPMCK - 3.1	ncs rd hold length * tCPMCK - 3.2	ns
SMC13	NCS High to NBS1 Change (1)	ncs rd hold length * tCPMCK - 3.1	ncs rd hold length * tCPMCK - 3.2	ns
SMC14	NCS High to NBS2/A1 Change (1)	ncs rd hold length * tCPMCK - 3.1	ncs rd hold length * tCPMCK - 3.2	ns
SMC15	NCS High to NBS3 Change(1)	ncs rd hold length * tCPMCK - 3.1	ncs rd hold length * tCPMCK - 3.2	ns
SMC16	NCS High to A2 - A25 Change (1)	ncs rd hold length * tCPMCK + 1.8	ncs rd hold length * tCPMCK + 1.6	ns
SMC17	NCS High to NRD Inactive (1)	(ncs rd hold length - nrd hold length)* tCPMCK - 2.4	(ncs rd hold length - nrd hold length)* tCPMCK - 2.4	ns

SMC18	NCS 脉冲宽度	ncs rd pulse length * tCPMCK - 2.8	ncs rd pulse length * tCPMCK - 2.5	ns
-------	----------	---------------------------------------	---------------------------------------	----

注意：1.保持长度=总周期持续时间-设定时间-脉冲持续时间。“保持长度” 是对于“ncs rd 保持长度” 或“nrd 保持长度”

表 38-15 SMC 读信号（无保持设定）

符号	参数	Min		单位
		1.8V 电源	3.3V 电源	
NRD 控制(READ_MODE = 1)				
SMC19	NRD 高之前数据设定	2.3	0.1	ns
SMC20	NRD 高后数据保持	-2.4	-1.9	ns
NCS 控制(READ_MODE = 0)				
SMC21	NRD 高之前数据设定	4.7	1.9	ns
SMC22	NRD 高后数据保持	-2.3	-1.7	ns

表 38-16 SMC 写信号（保持设定）

符号	参数	Min		单位
		1.8V 电压	3.3V 电源	
NWE 控制 (WRITE_MODE = 1)				
SMC23	Data Out Valid before NWE High	(nwe pulse length - 1) * tCPMCK - 5.4	(nwe pulse length - 1) * tCPMCK - 4.3	ns
SMC24	Data Out Valid after NWE High (1)	nwe hold length * tCPMCK - 4.9	nwe hold length * tCPMCK - 3.6	ns
SMC25	NWE High to NBS0/A0 Change (1)	nwe hold length * tCPMCK -1.1	nwe hold length * tCPMCK - 1.2	ns
SMC26	NWE High to NBS1 Change (1)	nwe hold length * tCPMCK - 1.1	nwe hold length * tCPMCK - 1.2	ns
SMC29	NWE High to NBS2/A1 Change (1)	nwe hold length * tCPMCK - 1.1	nwe hold length * tCPMCK - 1.2	ns
SMC30	NWE High to NBS3 Change (1)	nwe hold length * tCPMCK - 1.1	nwe hold length * tCPMCK - 1.2	ns
SMC31	NWE High to A2 - A25 Change (1)	nwe hold length * tCPMCK - 1.3	nwe hold length * tCPMCK - 1.4	ns
SMC32	NWE High to NCS Inactive(1)	(nwe hold length - ncs wr hold length)* tCPMCK - 0.8	(nwe hold length - ncs wr hold length)* tCPMCK - 1.1	ns
SMC33	NWE 脉冲宽度	nwe pulse length * tCPMCK + 0.1	nwe pulse length * tCPMCK + 0.2	ns
SMC34	Data Out Valid before NCS High	(ncs wr pulse length - 1)* tCPMCK - 3.4	(ncs wr pulse length - 1)* tCPMCK - 2.3	ns
SMC35	Data Out Valid after NCS High (1)	ncs wr hold length * tCPMCK - 4.2	ncs wr hold length * tCPMCK - 2.8	ns

SMC36	NCS High to NWE Inactive (1)	(ncs wr hold length - nwe hold length)* tCPMCK - 2.3	(ncs wr hold length - nwe hold length)* tCPMCK - 2.5	ns
-------	------------------------------	--	--	----

注意.保持长度=总周期持续时间-设定时间-脉冲持续时间。“保持长度”是对于“ncs wr 保持长度”或“nwe 保持长度”

表 38-17 SMC 写信号（无保持设定）仅 NWE 控制

符号	参数	Min		单位
		1.8V 电源	3.3V 电压	
SMC37	NWE Rising to A2-A25 Valid	2.3	1.7	ns
SMC38	NWE Rising to NBS0/A0 Valid	2.4	1.9	ns
SMC39	NWE Rising to NBS1 Change	2.4	1.9	ns
SMC40	NWE Rising to A1/NBS2 Change	2.4	1.9	ns
SMC41	NWE Rising to NBS3 Change	2.4	1.9	ns
SMC42	NWE Rising to NCS Rising	2.2	1.7	ns
SMC43	Data Out Valid before NWE Rising	(nwe pulse length - 1) * tCPMCK - 5.4	(nwe pulse length - 1) * tCPMCK - 4.3	ns
SMC44	Data Out Valid after NWE Rising	2.2	1.6	ns
SMC45	NWE Pulse Width	nwe pulse length * tCPMCK + 0.1	nwe pulse length * tCPMCK + 0.2	ns

图 38-3 NCS 控制访问的 SMC 信号

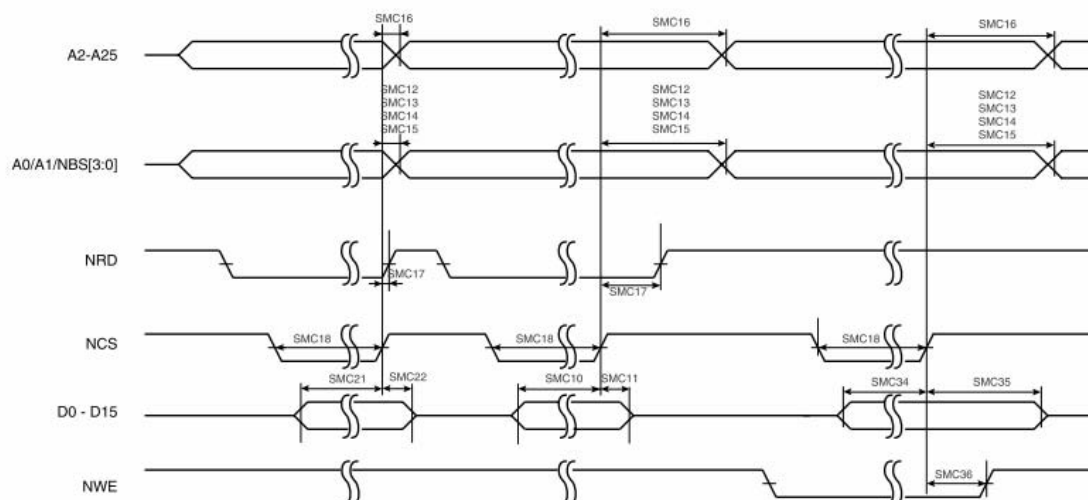
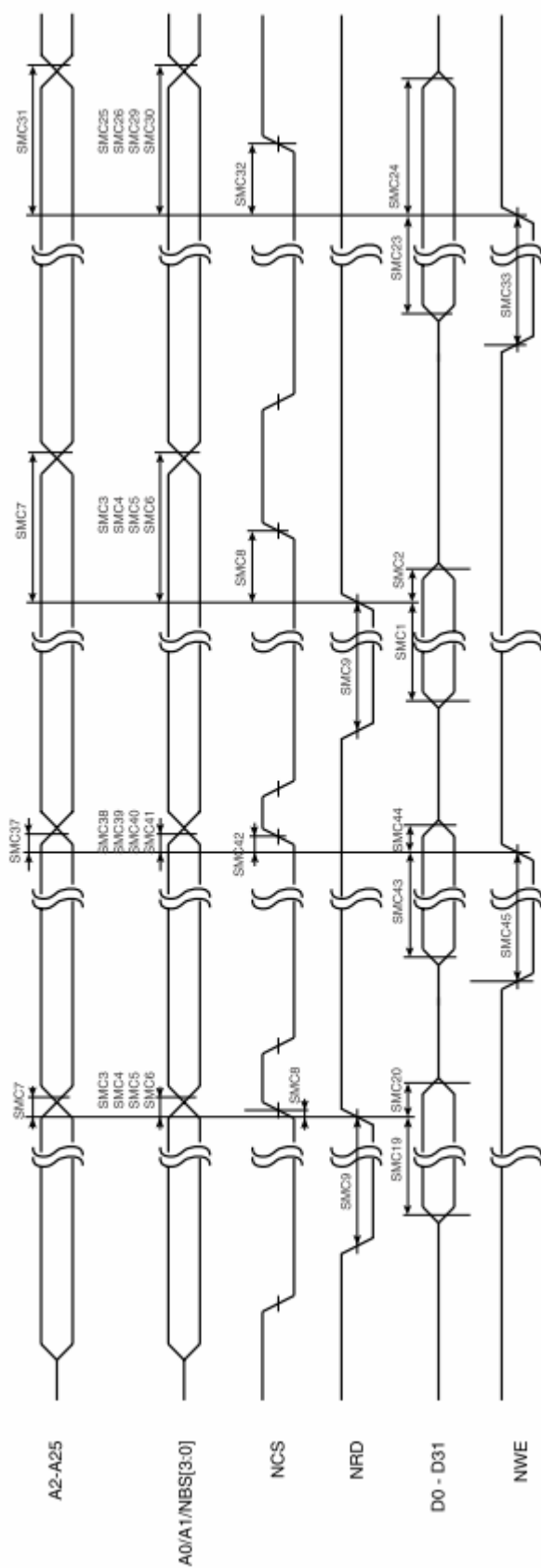


图 38-4 NRD 和 NWR 控制访问的 SMC 信号



38.7.1 SDRAMC 信号

这些时序是在 SDCK 上 10pF 负载和数据总线上 50pF 负载得到的

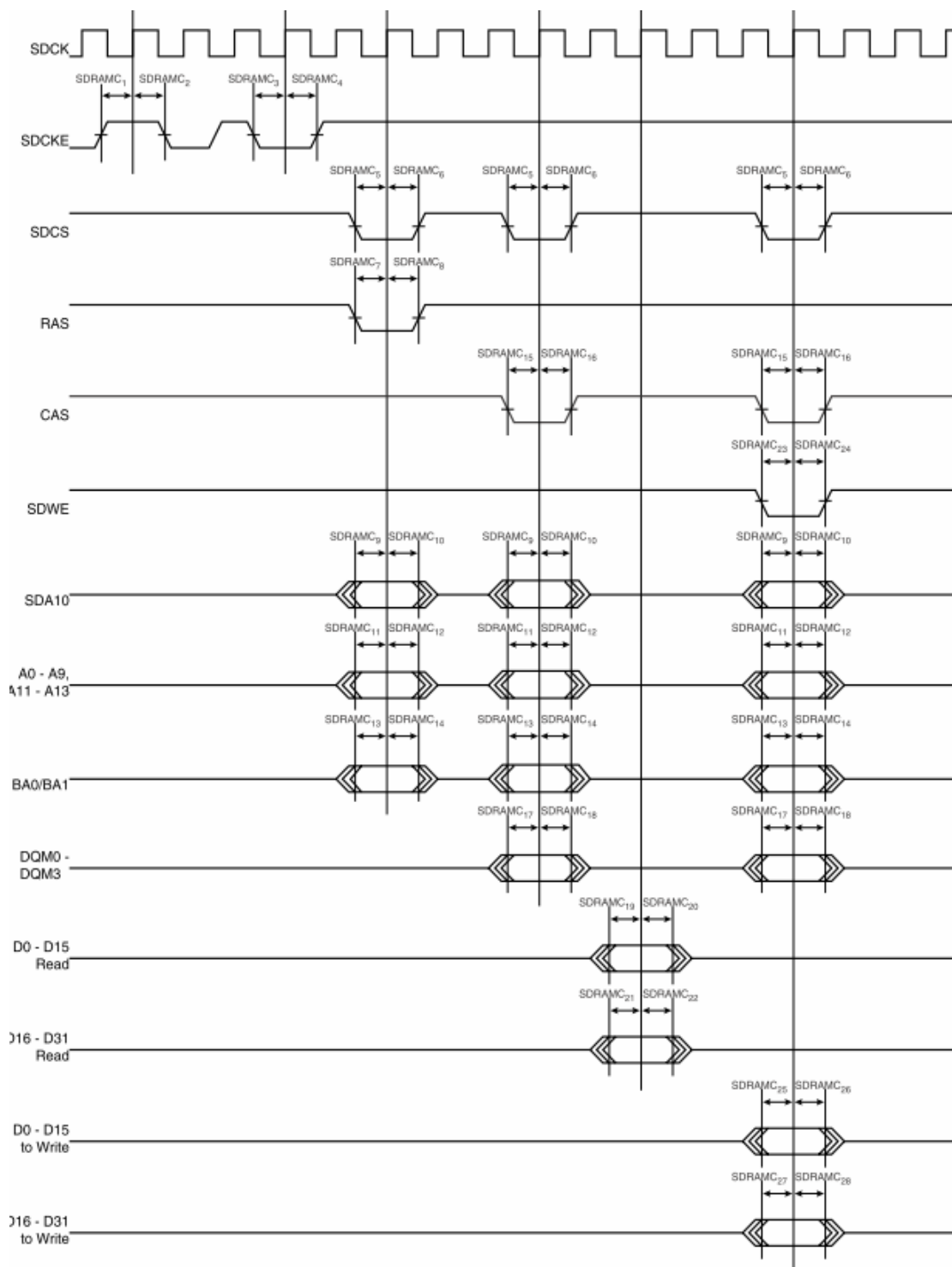
表 38-18 SDRAMC 时钟信号

符号	参数	Max		单位
		1.8V 电源	3.3V 电源	
1/(tCPSDCK)	SDRAM 控制器时钟频率	100	100	MHz

表 38-9 SDRAMC 信号

符号	参数	Min		单位
		1.8V 电压	3.3V 电源	
SDRAMC1	SDCK 上升沿之前 SDCKE 变高	4.1	4.1	ns
SDRAMC2	SDCK 上升沿后 SDCKE 变低	4.7	4.6	ns
SDRAMC3	SDCK 上升沿之前 SDCKE 变低	4.6	4.8	ns
SDRAMC4	SDCK 上升沿后 SDCKE 变高	4.8	4.8	ns
SDRAMC5	SDCK 上升沿之前 SDCS 变低	3.6	3.8	ns
SDRAMC6	SDCK 上升沿后 SDCS 变高	4.7	4.7	ns
SDRAMC7	SDCK 上升沿之前 RAS 变低	4.7	4.8	ns
SDRAMC8	SDCK 上升沿后 RAS 变高	4.6	4.6	ns
SDRAMC9	SDCK 上升沿之前 SDA10 改变	4.7	4.6	ns
SDRAMC10	SDCK 上升沿后 SDA10 改变	4.6	4.5	ns
SDRAMC11	SDCK 上升沿之前地址改变	1.4	1.3	ns
SDRAMC12	SDCK 上升沿后地址改变	4.4	4.3	ns
SDRAMC13	SDCK 上升沿之前 bank 改变	1.6	1.6	ns
SDRAMC14	SDCK 上升沿后 bank 改变	4.5	4.4	ns
SDRAMC15	SDCK 上升沿之前 CAS 变低	4.6	4.8	ns
SDRAMC16	SDCK 上升沿后 CAS 变高	4.8	4.7	ns
SDRAMC17	SDCK 上升沿之前 DQM 改变	1.7	1.8	ns
SDRAMC18	SDCK 上升沿后 DQM 改变	4.5	4.5	ns
SDRAMC19	SDCK 上升沿之前 D0-D15 设定	1.4	1.4	ns
SDRAMC20	SDCK 上升沿后 D0-D15 保持	-0.1	-0.1	ns
SDRAMC21	SDCK 上升沿之前 D16-D31 设定	1.9	2.0	ns
SDRAMC22	SDCK 上升沿后 D16-D31 保持	-0.2	-0.1	ns
SDRAMC23	SDCK 上升沿之前 SDWE 变低	4.8	4.9	ns
SDRAMC24	SDCK 上升沿后 SDWE 变高	4.6	4.6	ns
SDRAMC25	SDCK 上升沿之前 D0-D15 外部有效	3.7	3.9	ns
SDRAMC26	SDCK 上升沿后 D0-D15 外部有效	3.1	4.4	ns
SDRAMC27	SDCK 上升沿之前 D16-D31 外部有效	1.2	1.2	ns
SDRAMC28	SDCK 上升沿后 D16-D31 外部有效	2.0	3.4	ns

图 38-5 和 SDCK 相关的 SDRAMC 信号



38.8 外设时序

38.8.1 SPI

图 38-6 SPI 主控模式 (CPOL = NCPHA = 0) 或 (CPOL= NCPHA= 1)

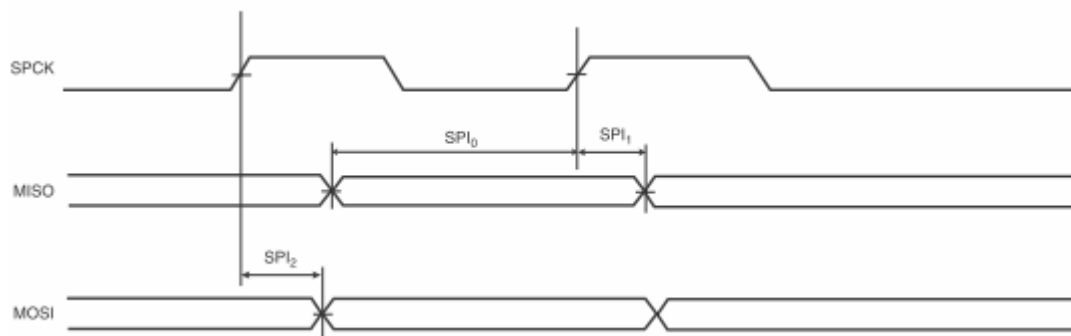


图 38-7 SPI 主控模式 (CPOL=0 and NCPHA=1)或(CPOL=1 and NCPHA=0)

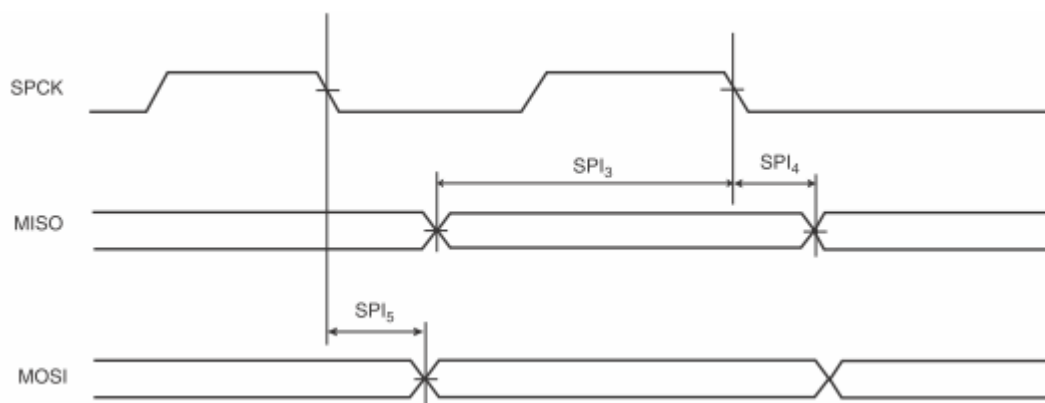


图 38-8 SPI 从控模式 (CPOL=0 and NCPHA=1) 或(CPOL=1 and NCPHA=0)

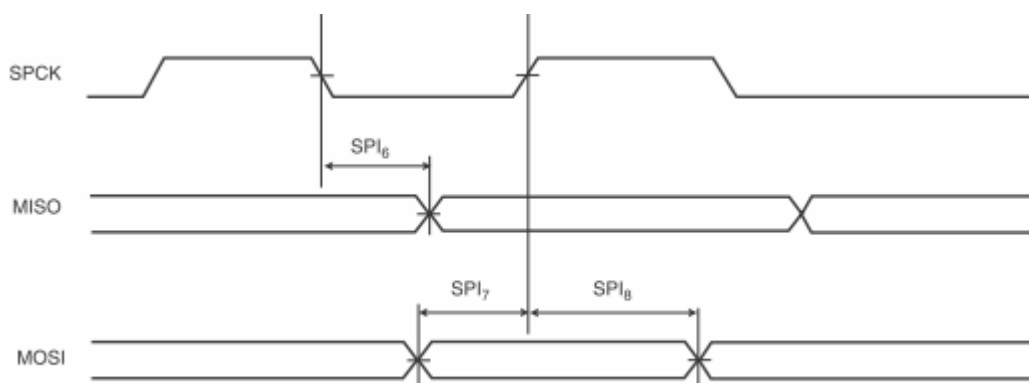


图 38-9 SPI 从控模式 (CPOL = NCPHA = 0)或 (CPOL = NCPHA = 1)

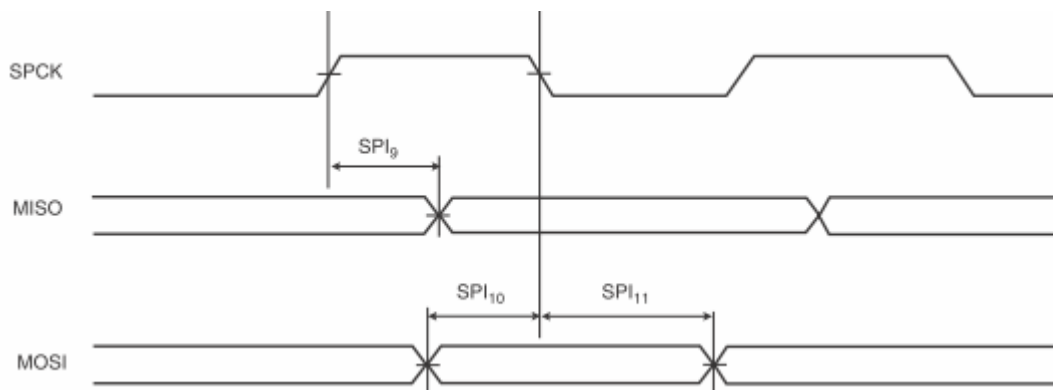


表 38-20 SPI 时序

符号	参数	条件	Min	Max	单位
SPI0	SPCK 上升前 MISO 设定时间 (主)	(1)	5.6		ns
SPI1	SPCK 上升后 MISO 保持时间 (主)	(1)	4.9		ns
SPI2	SPCK 上升到 MOSI 延迟 (主)	(1)		0.2	ns
SPI3	SPCK 下降前 MISO 设定时间 (主)	(1)	11.8		ns
SPI4	SPCK 下降后 MISO 保持时间 (主)	(1)	11.1		ns
SPI5	SPCK 下降到 MOSI 延迟 (主)	(1)		-5.0	ns
SPI6	SPCK 下降到 MISO 延迟 (从)	(1)		6.0	ns
SPI7	SPCK 上升前 MOSI 设定时间 (从)	(1)	-0.2		ns
SPI8	SPCK 上升后 MOSI 保持时间 (从)	(1)	0.8		ns
SPI9	SPCK 上升到 MOSI 延迟 (从)	(1)		6.0	ns
SPI10	SPCK 下降前 MOSI 设定时间 (从)	(1)	0.2		ns
SPI11	SPCK 下降后 MOSI 保持时间 (从)	(1)	0.8		ns

注意:1. 对 MISO Clod 为 8pF,对 SPCK 和 MOSI Clod 为 6pF,

38.8.2 MCI

PDC 接口控制外部数据总线上，内部 MMC/SD 模块数据总线，和通过一个专用的监视 FIFO 内容状态（空或满）的状态机访问的内部系统 FIFO，FIFO 地址，和对 MMC、SD 模块的字节、区块计数器，以及应用程序（用户编程）的所有数据路线。

这些时序是在 25pF 负载下给出的，对应 1 个 MMC、SD 卡

图 38-10MCI 时序图

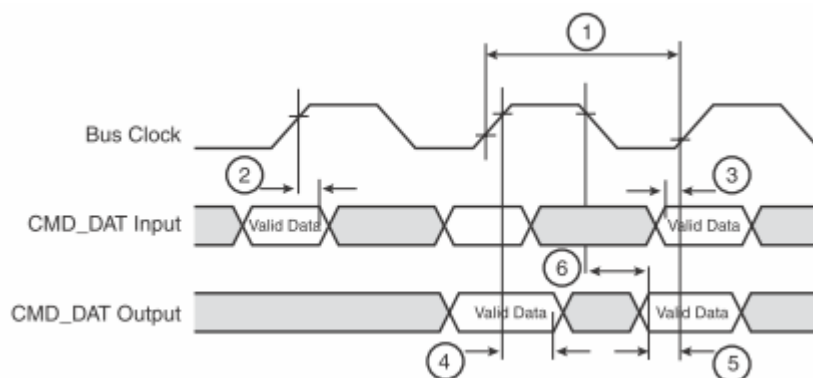


表 38-21 MCI 时序

符号	参数	Min	Max	单位
1	数据传输模式下 (PP) CLK 频率	0	50	MHz
2	输入保持时间	7.5		ns
3	输入设定时间	4.1		ns
4	输出保持时间	-8.2		ns
5	输出设定时间	-0.3		ns

39 AT91SAM9261 机械特性

39.1 温度相关

39.1.1 温度数据

表 39-1 是根据封装总结的热阻数据

表 39-1 热阻数据

符号	参数	条件	封装	Typ	单位
θ_{JA}	结点周围热阻	静止空气	LFBGA217	39.1	° C/W
θ_{JC}	结点到外壳热阻		LFBGA217	7.1	

39.1.2 结点温度

平均芯片结点摄氏温度， T_j ，可从下式获得：

$$1. T_j = T_a + (P_d * \theta_{JA})$$

$$2. T_j = T_a + (P_d * (\theta_{heatsink} + \theta_{jc}))$$

其中：

- θ_{JA} =封装热阻。结点周围(° C/W)，在表 39-4 中提供。
- θ_{JC} =封装热阻。结点到外壳(° C/W),在表 39-4 中提供。
- $\theta_{heatsink}$ =冷却设备热阻(° C/W)，设备数据手册中提供
- P_d =设备功耗 (W)，从“功耗”章节中提供的数据评估得到
- T_a =环境温度(° C).

从第一个等式，用户可以得到芯片的估算使用限制并决定是否有必要使用冷却设备。如果在芯片上安装了冷却设备，则用第二个方程计算产生的平均芯片结点的摄氏温度 T_j 。

39.2 封装图

图 39-1 217 球 LFBGA 封装图

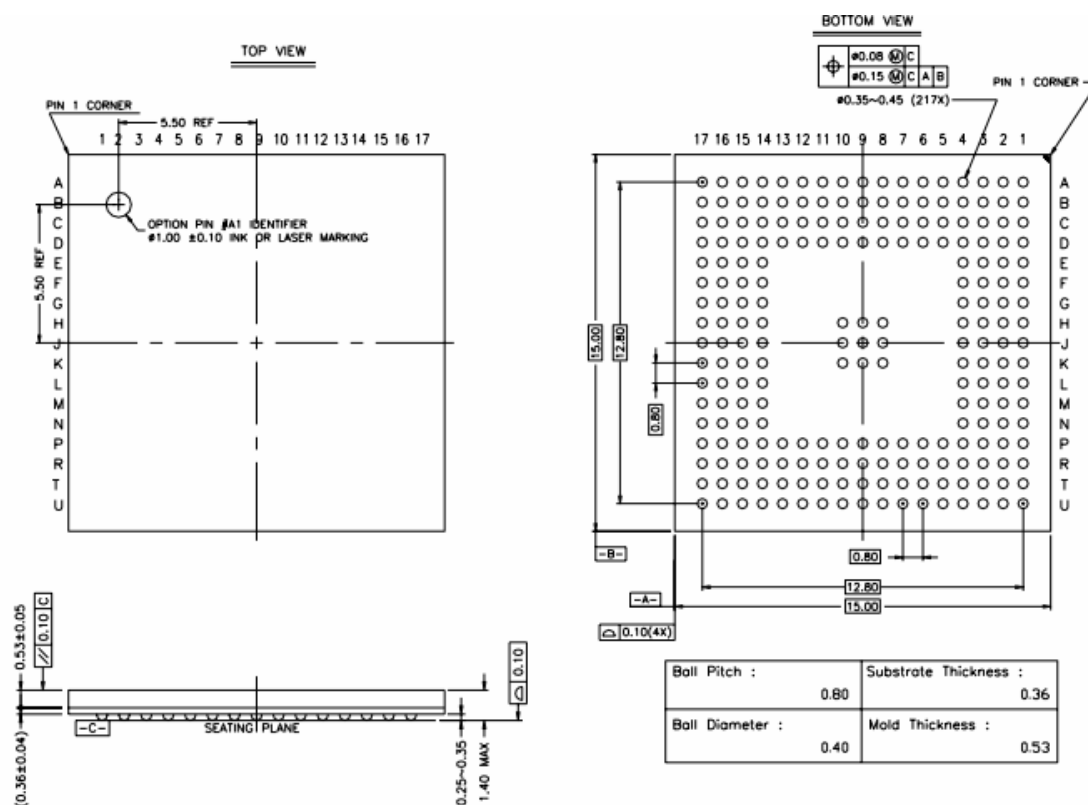


表 39-2 锡焊说明

球形焊接区	0.43 mm ± 0.05
阻焊孔	0.30 mm ± 0.05

表 39-3 设备和 217 球 LFBGA 封装最大重量

450	mg
-----	----

表 39-4 217 球 LFBGA 封装特性

防潮灵敏度	3
-------	---

表 39-5 封装参考

JEDEC 图参考	MO-205
JESD97 类	e 1

39.3 焊接参数

表 39-6 是 J-STD-20 推荐的焊接参数，

表 39-6 参数

参数	Green Package
平均斜坡上升率(217° C 到峰值)	最大 3° C/sec.
预热温度 175° C ±25° C	最大 180 秒
保持温度 217° C 以上	60 秒到 150 秒
实际峰值温度高 5° C 的时间	20 秒到 40 秒
峰值温度范围	260 +0 ° C
斜坡下降速度	最大 6° C/sec
25° C 到峰值温度的时间	最大 8 分钟

注意：推荐锡焊温度大于 250 摄氏度
每个元件允许最多三次回流焊。

40 AT91SAM9261 订购说明

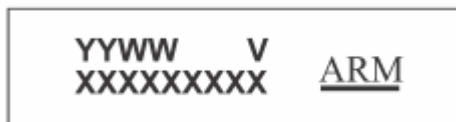
表 40-1 AT91SAM9261 订购说明

订购编码	封装	封装类型	工作温度范围
AT91SAM9261-CJ	BGA217	RoHS 兼容	工业级-40° C to 85° C

41 AT91SAM9261 勘误表

41.1 印记

所有器件都印有 Atmel 商标和订购编码
附加印记如下：



其中：

- “YY”：出厂年份
- “WW”：当年第几周
- “V”：版本
- “XXXXXXXXXX”：生产批号

41.2 AT91SAM9261 勘误表 A 版部分

参考 41.1 段“印记”

41.2.1 备用电池

41.2.1.1 AHB 主控工作器件的备用电池的过度消耗

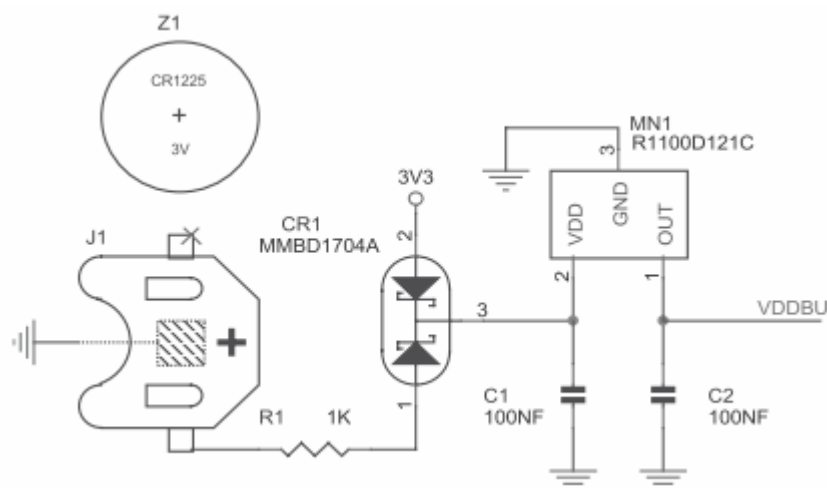
条件：

AHB 主控工作器件 (LCD DMA, USB 主机 DMA, 等)，备用电池电流可以上升到 12uA，25° C 时。

问题的永久对策、临时对策

图 41-1 展示了当主电源关闭的时候怎样仅从电池供给芯片的备份。在有源模式，未用外设的时钟应该通过电源管理控制器禁用以省电。

图 41-1 原理图



41.2.2 Boot ROM

41.2.2.1 Boot ROM 禁用看门狗

当 AT91SAM9261 在内部 ROM 上启动的时候看门狗被软件禁用。因为看门狗模式寄存器是单次写入，设计为在 SPI DataFlash 上启动的系统，不能重复使用看门狗功能。

问题的临时永久对策

如果看门狗功能对应用程序是强制性的，则系统必须在连接于 CS0 (BMS=0) 的外部存储器上启动。

41.2.2.2 Boot ROM: 温度范围

Boot ROM 的温度范围是 0° C / 70° C。

在该温度范围外启动器件可能导致不可预测的情况。如果 AT91SAM9261 系统可能必须在 0 摄氏度以下和 70 摄氏度以上启动，则推荐连接 NCS0 的外部存储器上启动

问题的临时永久对策

无

41.2.3 总线矩阵

41.2.3.1 总线矩阵: 传输锁定问题

传输锁定未被总线矩阵正确处理会导致系统冻结。这并不涉及 ARM 的传输锁定

问题的临时永久对策

避免其他总线矩阵主控传输锁定

41.2.4 MCI

41.2.4.1 MCI: 未考虑 R1b 响应的忙信号

对命令 CMD7, CMD28, CMD29, CMD38, CMD42, CMD56, R1b 响应期间卡的忙状态被忽略。另外，对命令 CMD42 和 CMD56，当卡正忙的时候如果 MCI 发送数据到卡，则可能在数据接口 0 上发生冲突。

这种情况对 CMD12 命令 (STOP_TRANSFER) 是正确的。

临时永久对策

无

41.2.4.2 MCI: 数据超时错误标志

由于数据超时错误标志未出现，MCI 无限期的拖延等待数据起始位。

临时永久对策

用软件超时发送一个 STOP 命令

41.2.4.3 MCI: 不支持 STREAM 命令

MCI 不支持 STREAM READ/WRITE 命令

临时永久对策

无

41.2.4.4 MCI: WRITE_MULTIPLE_BLOCK 命令期间的 STOP

STOP 命令不终止非区段长度倍数的传输大小 (PDC) 的 WRITE_MULTIPLE_BLOCK。

临时永久对策

为区段长度选择一个合适的大小

41.2.5 NTRST

41.2.5.1 NTRST: 未正确启动器件导致上电顺序问题

NTRST 信号由 VDDIOP 电源 (3.3V) 供电而 ARM 处理器由 CDDCORE 电源 (1.2V) 供电。

在顺序上电期间，如果 VDDIOP 电源未建立而 VDDCORE 电源复位输出建立，则 NTRST 信号未正确激活。

这将导致对内置的跟踪宏单元（ETM9）的错误复位。ARM 处理器接着进入调试状态并器件未正确启动。

临时永久对策

- 1.连接 NTRST 引脚到 NRST 引脚确保在所有情况产生正确的上电顺序
- 2.如果不需要调试功能则连接 NTRST 到 GND

41.2.6 SDRAM 控制器

41.2.6.1 SDRAM: 复位后 SDCLK 时钟有效

复位后 SDRAM 时钟总是有效导致焊盘过损耗。

临时永久对策

以下顺序允许终止 SDRAM 时钟。

- 1.在 SDRAMC 低功耗寄存器中设置 LPCB 位为 01（自刷新）
- 2.向 SDRAMC 模式寄存器写 0 并向 SDRAM 中执行一次“写”伪程序。

41.2.7 串行外设接口（SPI）

41.2.7.1 SPI: SPCK 上的脉冲产生

主控模式，当 SPI 被配置为如下所示时，在 SPCK 上将产生一个附加的脉冲。

- 波特率是奇数，并不同于 1
- 极性被置 1
- 相位被置 0

临时永久对策

不使用该配置

41.2.7.2 SPI: 当 CSAAT=1 并 SCBR = 1 时错误的 PDC 行为

如果用 CSAAT=1，SCBR（波特率）=1 编程 SPI2，并且在相同的从设备上执行两次连续的传输，两次传输之间有一个 IDLE 状态，第二个数据被发送两次。

临时永久对策

无。不使用 CSAAT=1 和 SCBR = 1 组合。

41.2.7.3 SPI: LASTXFER（最后一次传输）动作

在 FIXED 模式，CSAAT 置位，“PDC 模式”下当 TX_EMPTY 标志位置位时，片选可依据写在 SPI_TDR 中的数据升高。例如，如果 PDC 向 SPI_TDR 的 24 位（LASTXFER 位）写 1，只要 TXEMPTY 标志置位则片选置位。

临时永久对策

当需要 PDC 模式时使用 PIO 模式中的 CS，CS 必须保持在传输之间一直有效。

41.2.7.4 SPI: 片选和固定模式

在 FIXED 模式，如果在片选上的 PDC（不同于片选 0）上执行一次传输，则由 PDC 采样的输出 spi_size 将取决于 SPI_CSR0 寄存器的 BITS 域，无论选择什么片选。例如，如果 CSR0 被配置给一个 10 位传输而 CSR1 被配置给一个 8 位传输，当在 FIXED 模式通过片选 1 的 PDC 执行一次传输，则此次传输被当作是一个半字传输

临时永久对策

如果片选 y(不同于 0)上执行 10 位 PDC 传输，那么必须以配置 CSRy 寄存器中的 BITS 域相同的方法配置 CSR0 中的 BITS 域。

41.2.7.5 SPI: 波特率置 1

当波特率被置 1（例如当串行时钟频率等于系统时钟频率），并且当 BITS 域（要发送的位数）为一个奇数值（9，11，13 或 15 的情况），则在输出 SPCK 上产生一个附加的脉冲。

如果 BITS 域等于 8, 10, 12, 14 或 16 并波特率等于 1 时无此问题发生。

临时永久对策

41.2.7.6 SPI: 软件复位

如果当因为 TXRDY 的事件发生导致在相同的时钟周期执行软件复位命令，则复位无效。

临时永久对策

执行其他的软件复位

41.2.8 串行同步控制器

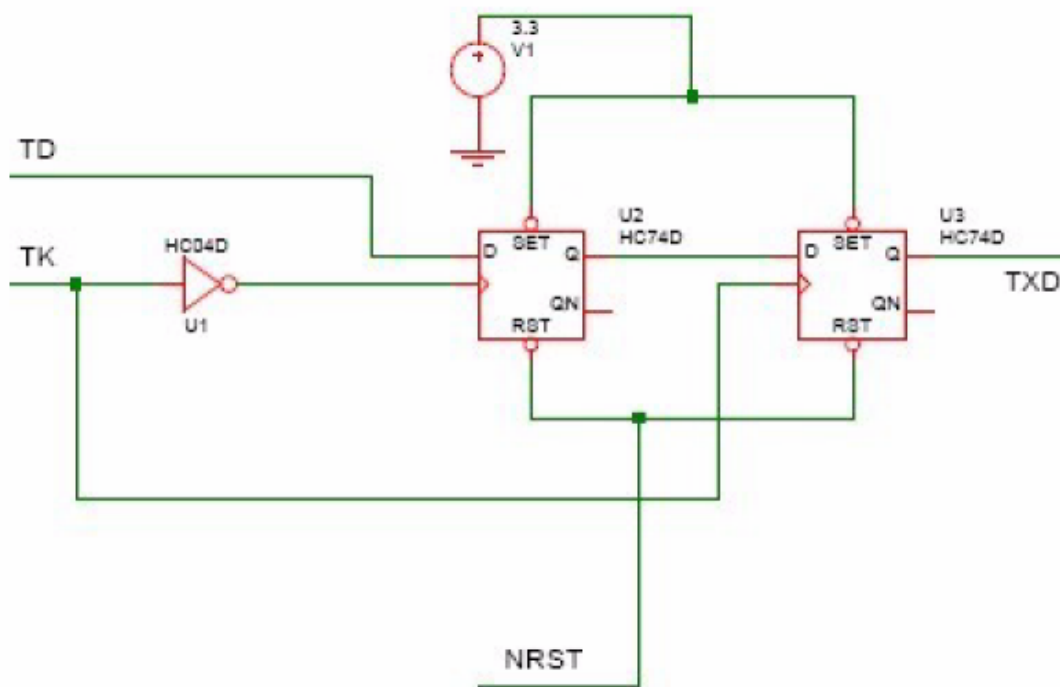
41.2.8.1 SSC: 从设备模式下的发送器限制

如果 TK 被编程为输入，TF 被编程为输出并在数据发送期间请求设置高或低，则在数据开始后的一位时钟周期产生帧同步信号，一个数据位丢失。当产生周期性的同步是不存在该问题

临时永久对策

必须用一个外部装置延迟该数据一位时钟周期

下列的原理图中，TD, TK 和 NRST 是 AT91SAM9261 信号，TXD 是连接到设备的延迟数据。



41.2.8.2 SSC: 主控模式下的发送限制

如果最后的有效位首先发送 (MSBF = 0)，则帧同步期间的第一个 TAG 未被发送

临时永久对策

无

41.2.9 系统控制器

41.2.9.1 SYSC: 当读取 RTT_SR 时可能遗失事件

如果由于读取 RTT_SR 时在同一慢时钟周期内发生一事件 (RTTINC 或 ALMS), 则相应位必须清零。这将导致该事件的遗失。

临时永久对策

软件必须处理由于中断和中断优先级 1 的唯一的中断源产生的 RTT 事件

41.2.10 双线接口 (TWI)

41.2.10.1 TWI: 时钟分频器

$CLDIV \times 2^{CKDIV}$ 的值必须小于或等于 8191, $CHDIV \times 2^{CKDIV}$ 的值必须小于或等于 8191

临时永久对策

无

41.2.10.2 TWI: 禁用未正确执行

如果向控制寄存器(TWI_CR) 中的 MSDIS 位写 1, 则进程中的任何传输立即被冻结。而且, 状态寄存器(TWI_SR) 中的状态位 TXCOMP 和 TXRDY 并未复位。

临时及永久对策

用户必须在禁用 TWI 前等待传输结束。另外, 必须在禁用 TWI 前禁用中断。

41.2.10.3 TWI: NACK 状态位丢失

主控帧期间, 如果在无应答状态检测和 TWI_SR 中的 TXCOMP 位上升期间读取 TWI_SR, 则 NACK 位未设置。

临时永久对策

用户必须通过中断等待 TXCOMP 状态位并且必须在发送未完成前不读取 TWI_SR。

注意: TXCOMP 和 NACK 域是同时设置的, NACK 域在读取 TWI_SR 后复位。

41.2.10.4 TWI: 可能收到保持寄存器破坏

当装载 TWI_RHR 时, 传输方向被忽略。TWI_RHR 中接收到的最后的数据字节在第一个随后发送数据字节结束时破坏。如果发生此情况, RXRDY 和 OVERRUN 两状态位都不设置。

临时、永久对策

用户必须确保接收到的数据在发送任何新数据前读取。

41.2.10.5 TWI: 软件复位

当在帧期间执行软件复位并且当 TWCK 为低时, 在 READ 或 WRITE 模式初始化一次新的传输是不可能的。

临时、永久对策

无

41.2.10.6 TWI: STOP 未产生

如果以下顺序发生:

1. 在给定的地址 WRITE 1 或更多字节
2. 发送一个 STOP
3. 等待 TXCOMP 标志
4. 在相同的地址 READ 或 WRITE 1 或更多字节

然后 STOP 不会产生。

该行将显示: DADR BYTE 1, ..., BYTE n, NO STOP generated, BYTE 1, ..., BYTE n.

临时、永久对策

在上述顺序中的第四步前插入一个 TWI 时钟周期的延迟。

41.2.11 USART

41.2.11.1 USART: 硬件握手中的 CTS 信号

当使用硬件握手并如果在发送器的起始位结束时间的附近 CTS 变低，则丢失一个字符。

临时、永久对策

在包括起始位上升边沿前的 2 个主控时钟周期和起始位上升边沿后的 16 个主控时钟周期之间的的时间间隔期间，CTS 必须变低。

41.2.11.2 USART: RTS 的异常情况

1.设置接收器为硬件握手模式将 RTS 接口降为低电平，即使接收器仍然关闭。USART 需要完全的配置并在设置接收器位硬件握手模式前启动。

2.当 RXBUFF 标志为 0 时在 PDC 传输期间禁用接收器，在 RTS 上无作用。将 RTS 接口升高为高电平的唯一方法是通过向两个寄存器中写 0 来复位两个 PDMA 缓冲。

临时、永久对策

无

41.2.12 UHP

41.2.12.1 UHP: Non-ISO IN 传输

条件:

考虑以下顺序

- 1.主机控制器发出一个 IN 记号
- 2.设备在短数据包中提供 IN 数据
- 3.主机控制器向系统存储器写接收到的数据
- 4.假定主机控制器正在传送两次写处理 (TD 状态写和 TD 返回写) 到系统存储器以完成状态更新
- 5.主机控制器对第一次写处理发起请求。届时处理已完成，则帧边界将混乱。
- 6.完成第一次写处理后，主机控制器跳过第二次写处理

结论: 当这检测到其表现，主机控制器将重试相同的 IN 记号。

问题的临时、永久对策

如果系统保证状态更新可在同一帧内完成则可避免此问题。

41.2.12.2 UHP: ISO OUT 传输

条件:

考虑以下顺序:

- 1.在从系统存储器取 16 字节数据后，主机控制器发送一个 ISO OUT 记号
- 2.当主机控制器正发送 ISO OUT 数据，由于系统延迟，剩余的包字节不能发送。这导致缓冲器欠载状态
- 3.当处在欠载状态，如果主机控制器处在位填充进程，则导致主机控制器挂起。

结论: 失败状态后，主机控制器停止发送 SOF。这导致连接的设备进入挂起状态

临时、永久对策

如果系统能保证在传输期间不会产生欠载状态的缓冲器，则可避免该问题

41.2.12.3 UHP: 远程唤醒事件

条件:

当在下游端口产生一个远程唤醒事件时，OHCI 主机控制器开始发送恢复信号给设备。假设主机控制器用 20ms 发送此恢复信号。然而，如果驱动在恢复事件期间设置 HcControl.HCFS 进入 USBOPERATIONAL 状态，然后主机控制器用 EOP 终止发送恢复信号到设备。

结论: 如果设备未识别恢复事件(<20 ms)，然后设备将保持在挂起状态。

临时、永久对策

在设置 HcControl.HCFS 进入 USBOPERATIONAL 状态后主机堆栈可以做一个端口恢复。

41.2.13 UDP

41.2.13.1 UDP: 第一个 IN 数据阶段的坏数据

第一个 IN 数据阶段的所有或部分数据未被发送。可能变为一个 0 长度的数据包。CRC 是正确的。所以 HOST 可能仅看见接收到的数据长度和请求的长度不匹配。但是即使再执行一次，控制传输还可能失败。

临时、永久对策

这些控制传输主要用在设备配置上，清零 RXSETUP 后，向 FIFO 写入数据前，若需要则软件必须设定处理请求。这个时间比上面所述需要的最大安全延迟时间还要大。如果不是这样，在 RXSETUP 清零后可能以最小的资源添加一个软件等待循环。



Educate Different 

Powered by Team Mcuzone

QQ:8204136

Website: www.mcuzone.com

2009



www.mcuzone.com